

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-145748
(43)Date of publication of application : 20.06.1991

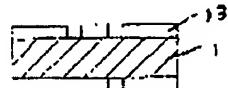
(51)Int.Cl. H01L 23/14
B32B 15/04
H05K 1/03
H05K 3/20

(21)Application number : 01-285711 (71)Applicant : NARUMI CHINA CORP
(22)Date of filing : 31.10.1989 (72)Inventor : MATSUURA KAZUYA
TAKAMICHI HIROSHI
MIYAMA HIROSHI

(54) CERAMIC CIRCUIT BOARD

(57)Abstract:

PURPOSE: To obtain a circuit board, which is suitable for an increase in the density of a semiconductor device, the speedup of the device and an increase in the output of the device and is superior in thermal characteristics, by a method wherein a groove is provided in the inner side along the outer peripheral edge of the metallic plate of the circuit board and in the opposite side of the junction surface of the board.



CONSTITUTION: A groove 3 is provided in the inner side along the outer peripheral edge of a metallic plate 1 of a circuit board. In the formation of the groove, after a surface treatment of a metallic sheet material is performed, a photoresist coating film 13 is formed on both surfaces of the sheet material. Then, after the film 13 is dried, masks are respectively applied to both surfaces for forming a prescribed pattern to perform an exposure and a developing and after that, a baking is performed to make the film 13 adhere closely. Then, the film 13 is etched with an etching liquid. The film 13 is peeled and is cleaned. In such a way, the formation of the pattern and the formation of the groove can be easily performed by a selection of the pattern of the film 13 without needing a special process at the same time. The depth of the groove 3 which is formed in the plate 1 is about $(1/2)t$ to about $(2/3)t$ of the thickness (t) of the plate 1. If the position of the groove 3 is in a range of about 0.3 to about 0.5mm of the thickness of the plate 1, the length between the outer peripheral edge of the plate 1 and the side of the outer peripheral edge of the width of the groove 3 is about (t) . The width of the groove 3 is about $(2/3)t$.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

⑫ 公開特許公報 (A)

平3-145748

⑬ Int. Cl.⁵H 01 L 23/14
B 32 B 15/04
H 05 K 1/03
3/20

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)6月20日

B
Z7148-4F
6835-5E
6736-5E

7738-5F H 01 L 23/14

M

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 セラミックス回路基板

⑯ 特願 平1-285711

⑯ 出願 平1(1989)10月31日

⑰ 発明者 松浦 一也 愛知県名古屋市緑区鳴海町字伝治山3番地 鳴海製陶株式会社内

⑰ 発明者 高道 博 愛知県名古屋市緑区鳴海町字伝治山3番地 鳴海製陶株式会社内

⑰ 発明者 深山 弘 愛知県名古屋市緑区鳴海町字伝治山3番地 鳴海製陶株式会社内

⑯ 出願人 鳴海製陶株式会社 愛知県名古屋市緑区鳴海町字伝治山3番地

明 本 題

1. 発明の名称

セラミックス回路基板

2. 特許請求の範囲

(1) セラミックス基板上に所定の形状の金属板を加熱接合させてなるセラミックス回路基板において、前記金属板が、前記接合面の反対側の面で外周縁に添った内側に溝を備えたことを特徴とするセラミックス回路基板。

3. 発明の詳細の説明

[産業上の利用分野]

この発明は、半導体装置に適したセラミックスに金属を接合して回路形成するセラミックス回路基板に関する。

[従来の技術]

セラミックスと金属との接合技術では、両者は熱膨張係数等の材料の特性に大きな差異があるため、温度変化を受けると接合界面に局部的に大きな熱応力を生じて、セラミックス内の割れを生じ

るという問題がある。そのため、セラミックスと金属の界面接合部に発生する局部的な熱応力を緩和する方法として、①セラミックスと金属との間に両者の中間的な性質を持つインサート材を入れることによって材質的不連続性を少なくする方法と、②接合部の幾何学的形状を変化させて熱応力の集中を力学的に緩和する方法とがある。

最近、パワートランジスタモジュール用基板やスイッチング電源モジュール用基板等の回路基板として、セラミックス基板上に銅等の金属を接合させたものを用いる。この回路基板は半導体装置の高密度化、高速化、高出力化等が進むなかで、高放熱性の特性が求められている。そうした要求を満たすためには、上記の①のインサート材を介在させるよりは、セラミックスに金属を直接結合した方が望ましく、特開昭52-37914号にはセラミックスに金属を直接接合する製造方法を開示している。

セラミックスに金属を直接結合する場合のセラミックスに発生する局部的な熱応力を緩和する方

法として、上述の②の接合部の幾何学的形状による点として、実開昭64-8764号にはセラミックス基板上に接合する導体金属層の角部或は周辺部が、中心部に比べて薄くすることを示している。また、特開昭64-59986号にはセラミックス回路基板に接合する鋼板の各端部に薄肉部を形成することを示している。これらは、いずれも第6図の(a)～(c)に示すような、外周端面部4の形状である。

回路基板の製造は、セラミックス基板上に回路パターン用金属板を接触配置し、所定の条件下で熱処理して接合して形成される。このとき、回路パターン用金属板をセラミックス基板上の所定位に配置するために回路パターンの形状に打抜いた板状の治具をセラミックス基板上に置き、この打抜いた部分に個々の回路パターン用金属板を1つ1つ置く方法では作業性が悪いし、また接合のために加熱炉を搬送される際振動等でパターン精度が低下する。そこで、個々の回路パターン用金属板をブリッジ部で連絡してなる回路パターンフ

- 3 -

また、熱応力を緩和するための外周端面の形状を薄肉部とする方法はブリッジを必要とする精度の高い回路パターンで行うことができないという課題があった。

この発明は、従来のような課題を取り除くことを目的とする。

[課題を解決するための手段]

上記目的を達成するために、本発明はセラミックス基板上に所定の形状の金属板を加熱接合させてなるセラミックス回路基板において、前記金属板が、前記接合面の反対側の面で外周縁に添った内側に溝を備えたことを特徴とするセラミックス回路基板（以下単に回路基板という）である。

[作用]

前記金属板が、前記接合面の反対側の面で外周縁に添った内側に溝を備えた作用を説明する。

第1図の(a)および(b)は本発明の回路基板であり、(a)は回路基板の平面図で金属1の外周縁に添った内側に溝3を備えている。(b)は(a)のX-X部の拡大断面図である。

フレームを、セラミックス基板上に載せて熱処理により直接接合させ、その後、前記回路パターンフレームのブリッジ部は除去される。ブリッジ部の形成位置はセラミックス基板に接合していない面に設けられる。その一例として、第7図の(a)および(b)にブリッジ部5の形状の要部の断面図を示した。

[発明が解決しようとする課題]

上述の回路パターンフレームを連絡するブリッジ部を設けることとセラミックスに金属を直接結合する場合のセラミックスに発生する局部的な熱応力を緩和するために外周端面の形状を薄肉部とすることの両方を同時に行うこととはできない。

さらに、回路パターンの外周端面の形状を肉薄部の場合、その薄肉部はパターン機能上不要な部分で、限られた面積の中での設計上の制約事項であり、設計上調整ができなければ回路基板の面積を増すことになり、コスト高となるばかりか、半導体装置の高速化等を阻害するという課題があった。

- 4 -

熱サイクルが繰り返されるとき、セラミックス基板2に接合した金属板1の外周縁に添った内側の溝3によりセラミックス基板2の亀裂の発生を防止できるのは、受ける熱応力が局部に集中することなく形成した溝3の部分に分散するためである。さらに、ブリッジで連絡してなる回路パターンフレームを形成でき、回路パターンの設計上の制約もない。

[実施例および比較例]

次に、回路基板の実施例および比較例について図面を参照にして説明する。

セラミックス基板2として厚み0.64mmのアルミニウムセラミックス基板2に、金属板1として0.3mmの鋼板を直接接合法の製造方法で接合して得た回路基板を用いて、有限要素法で基板の受ける熱応力を解析した。接合した鋼板の回路パターンは上述した第1図に示したもので、本発明の一実施例として、第2図の断面拡大図にその寸法を示した。また、比較例として溝のない鋼板の回路パターンを用いた。

- 5 -

—318—

- 6 -

熱サイクルとして、-40°C～125°C、すなわち165°Cの温度差における、断面の受ける熱応力の分布を測定した。その結果を実施例は第3図に、また、比較例は第4図に示した。それぞれ、(a)は接合面の断面図で、(b)はその断面の受ける熱応力の分布を示す。これから、溝の有無にかかわらず、最外周端面部Aには最大の熱応力がかかる。しかし、溝を備えた場合の熱応力の最大値は11.5Kg/mm²で、溝のない場合の最大値23.6Kg/mm²の約49%に減少している。この減少は溝のある場合は、B部にはA部よりも小さい、7.2Kg/mm²の熱応力がかかり、2カ所に熱応力は分散している。このために熱応力の最大値が小さくなつて亀裂発生の防止ができるためとみられる。

溝の形成は回路パターンフレームの作製時に、同時にを行うことができる。一般には第5図(a)～(d)に示す作製工程で行われる。金属シート材の脱脂、表面粗化等の表面処理を施した後、第5図(a)のように両面にフォトレジストを塗布してフォトレジスト塗布膜13を形成する。次いで、乾燥

-7-

そのアルミナ板の寸法はタテ43mm×ヨコ30mm、厚み0.64mmである。

接合する金属としては、無酸素銅の厚みが0.3mmの銅板である。

これを、下記の条件で

$$\begin{array}{c} (25^{\circ}\text{C} \times 10\text{分}) \rightarrow (-40^{\circ}\text{C} \times 30\text{分}) \rightarrow \\ \uparrow \qquad \qquad \qquad \downarrow \\ \leftarrow (125^{\circ}\text{C} \times 30\text{分}) \leftarrow (25^{\circ}\text{C} \times 10\text{分}) \end{array}$$

100回の熱サイクル試験(必要以上に苛酷な回数)を行つて亀裂発生の有無を調べた。その結果、本発明の溝3を備えたものの亀裂発生は0%であった。

銅の種類として上記の他に、タフピッチ銅、脱リン酸銅等を用いても同様の結果を得た。

【具体例2】

セラミック基板として、塗化アルミ板をセラミックスの通常の方法で製造した。その寸法はタテ43mm×ヨコ30mm、厚み0.64mmである。

接合する金属としては、表面を酸で粗化したタフピッチ銅銅の厚みが0.5mmの銅板である。

した後、所定のパターンを形成するため両面にマスクを当てて露光、現像した後ペーティングしてフォトレジスト塗布膜13を第5図(b)のように衝着させる。次いで、エッチング液(例えば、金属シートが銅であればFeCl₃ + HClを用いる)でエッチングして第5図(c)のようにする。フォトレジスト塗布膜13を剥離させ、洗浄して第5図(d)のような金属板を得る。このように、パターン形成と溝形成はフォトレジスト膜のパターンの選択で、同時に特別な工程を要することなく容易に行うことができる。

金属板1に形成する溝3の深さは、金属板1の厚みtの約(1/2)t～約(2/3)tである。また、溝3の位置は金属板1の厚みが約0.3～約0.5mmの範囲であれば、外周縁から溝3の幅の外周縁側までの距離は約tである。また、溝3の幅は約(2/3)tである。

【具体例1】

セラミック基板として、アルミナ成分96%のアルミナ板をセラミックスの通常の方法で製造した。

-8-

その他、試験方法等は実施例1と同様に行った結果、本発明の溝3を備えたものの亀裂発生は0%であった。

本発明の上述以外の実施例として、回路基板用のセラミックスとして、ペリリヤ磁器、ジルコニア磁器等の酸化物系セラミックスを、また塗化アルミニウム、炭化珪素等の非酸化物系セラミックスを選ぶことができる。また、回路基板用の金属として、アルミニウム、ニッケル、モリブデン、銀、クロム、鉄等の単体金属やこれらの単体金属の合金を選ぶことができる。またそれらの複数の金属を組み合わせて用いてもよい。

金属板1に形成する溝3は上記のエッチング法の他に、金型による打ち抜き、旋盤等の機械加工によつても良いのは当然である。

【発明の効果】

本発明は、以上の説明のように、回路基板の金属の外周縁に添つた内側で、接合面の反対側に溝を備えることにより、半導体装置の高密度化、高速化、高出力化に適し、熱的特性に優れた回路基

板を提供する効果がある。

4. 図面の簡単な説明

第1図の(a)および(b)は本発明の回路基板であり、(a)は回路基板の平面図、(b)は(a)のX-X部の拡大断面図である。

第2図は第1図の(b)に一実施例として寸法を入れた説明図である。

第3図の(a)は本実施例の熱応力分布を測定した断面図である。(b)は(a)に示す断面の受ける熱応力分布である。

第4図の(a)は従来例の熱応力分布を測定した断面図である。(b)は(a)に示す断面の受ける熱応力分布である。

第5図(a)～(d)は本発明の回路パターンの作製工程を示す図である。

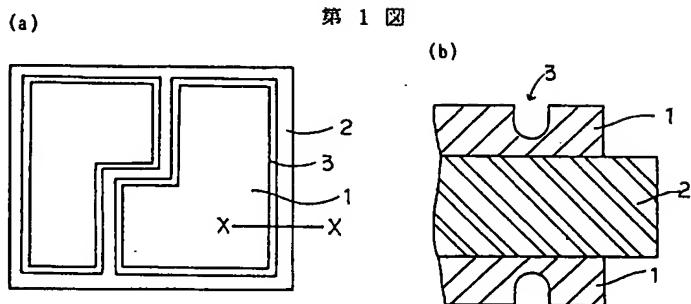
第6図の(a)～(c)は従来例の銅板の外周端面の形状である。

第7図の(a)および(b)は従来例のブリッジである。

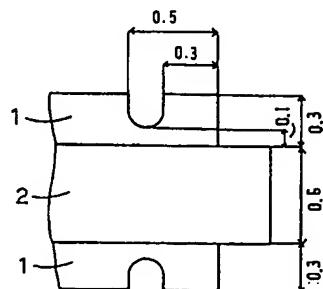
1…金属板、2…セラミックス基板、3…溝、

4…外周端面部、5…ブリッジ部、13…フォトレスト塗布膜。

特許出願人 鳴海製陶株式会社

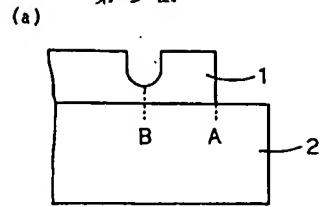


第2図

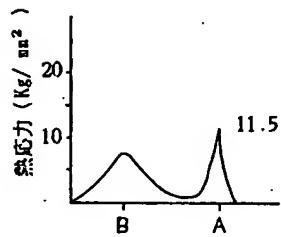


(単位はmm)

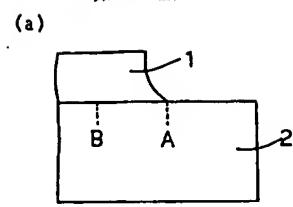
第3図



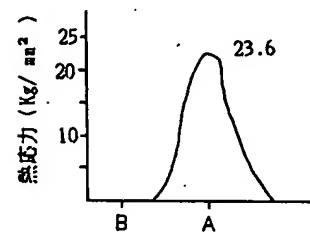
(b)



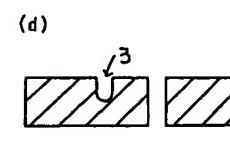
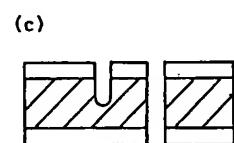
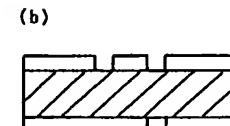
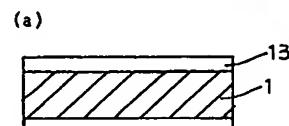
第4図



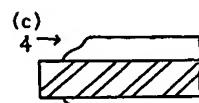
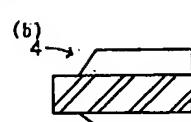
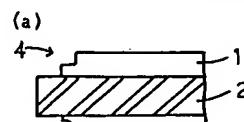
(b)



第5図



第6図



第7図

